

Rec'd PCT/PTO 22 APR 2005

PCT/JP 03/14971

10/532417

18.12.03

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

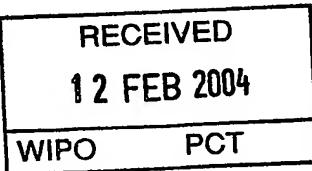
出願年月日 Date of Application: 2002年11月26日

出願番号 Application Number: 特願2002-342659

[ST. 10/C]: [JP2002-342659]

出願人 Applicant(s): 三洋電機株式会社

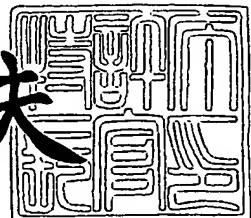
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



2004年 1月 29日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3003815

【書類名】 特許願
【整理番号】 KAB1020004
【提出日】 平成14年11月26日
【あて先】 特許庁長官殿
【国際特許分類】 H04N 5/335
【発明者】
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
【氏名】 谷本 孝司
【特許出願人】
【識別番号】 000001889
【氏名又は名称】 三洋電機株式会社
【代表者】 桑野 幸徳
【代理人】
【識別番号】 100111383
【弁理士】
【氏名又は名称】 芝野 正雅
【連絡先】 電話 03-3837-7751 知的財産センター 東京事務所
【手数料の表示】
【予納台帳番号】 013033
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9904451
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置

【特許請求の範囲】

【請求項 1】 第1の被写体映像に応答して発生する第1の情報電荷を複数の受光画素に蓄積する第1の固体撮像素子と、前記第1の固体撮像素子を駆動して第1の画像信号を得る第1の駆動回路と、第2の被写体映像に応答して発生する第2の情報電荷を複数の受光画素に蓄積する第2の固体撮像素子と、前記第2の固体撮像素子を駆動して第2の画像信号を得る第2の駆動回路と、前記第1及び第2の固体撮像素子の垂直走査及び水平走査のタイミングを決定するタイミング制御回路と、所定の電源電圧を前記第1及び第2の固体撮像素子へ選択的に供給する選択回路と、を備え、前記第1及び第2の固体撮像素子が時分割で動作し、動作状態にある固体撮像素子に対して前記電源電圧を供給することを特徴とする撮像装置。

【請求項 2】 請求項1に記載の撮像装置において、

前記選択回路は、前記第1及び第2の固体撮像素子の一方へ前記電源電圧を供給する期間に対して前記第1及び第2の固体撮像素子の他方へ前記電源電圧を供給する期間の一部をオーバーラップさせることを特徴とする撮像装置。

【請求項 3】 請求項1に記載の撮像装置において、

前記第1の固体撮像素子が、転送出力される前記第1の情報電荷を取り込んで蓄積する第1の容量と、前記第1の情報電荷の蓄積電荷量に応じた前記第1の容量の電位変化を取り出して前記第1の画像信号を出力する第1の出力アンプと、を含むと共に、前記第2の固体撮像素子が、転送出力される前記第2の情報電荷を取り込んで蓄積する第2の容量と、前記第2の情報電荷の蓄積電荷量に応じた前記第2の容量の電位変化を取り出して前記第2の画像信号を出力する第2の出力アンプと、を含み、前記選択回路は、前記第1及び第2の出力アンプのうち、動作状態にある固体撮像素子の出力アンプに対して前記電源電圧を供給することを特徴とする撮像装置。

【請求項 4】 請求項3に記載の撮像装置において、

前記選択回路は、前記第1及び第2の出力アンプの一方へ前記電源電圧を供給

する期間に対して前記第1及び第2の出力アンプの他方へ前記電源電圧を供給する期間の一部をオーバーラップさせることを特徴とする撮像装置。

【請求項5】 請求項1に記載の撮像装置において、

前記第1及び第2の画像信号を取り込み、前記第1及び第2の固体撮像素子の動作タイミングに同期して前記第1及び第2の画像信号を次段の処理回路へ選択的に出力する出力選択回路を、更に備え、前記出力選択回路は、前記第1及び第2の画像信号のそれぞれに対応する複数の入力経路を有すると共に、各入力経路が前記電源電圧を受けて動作し、前記選択回路は、前記第1及び第2の固体撮像素子の動作タイミングに同期して、前記電源電圧を前記複数の入力経路のそれぞれへ選択的に供給することを特徴とする撮像装置。

【請求項6】 請求項5に記載の撮像装置において、

前記選択回路は、前記複数の入力経路の一方へ前記電源電圧を供給する期間に対して、前記複数の入力経路の他方へ前記電源電圧を供給する期間の一部をオーバーラップさせることを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本願発明は、複数の固体撮像素子を用いて複数の被写体映像を撮像し、それによって得られる複数系列の画像信号を合成して出力する撮像装置に関する。

【0002】

【従来の技術】

デジタルスチルカメラ等の撮像装置においては、複数の固体撮像素子を搭載して複数の被写体映像を撮像し、それによって得られる複数系列の画像信号を合成して共通の表示画面に表示することが考えられている（例えば、特許文献1参照。）。

【0003】

このような撮像装置は、例えば、図4のように構成され、第1の撮像系列として、第1の固体撮像素子1a及び第1の信号処理回路2aを備えると共に、第2の撮像系列として、第2の固体撮像素子1b及び第2の信号処理回路2bを備え

、そして、スイッチ回路3及び第3の信号処理回路4を備えている。

【0004】

図4に示す撮像装置では、第1及び第2の固体撮像素子1a、1bを駆動し、第1及び第2の固体撮像素子1a、1bから取り出される2系列の画像信号を第1及び第2の信号処理回路2a、2bへ取り込む。第1及び第2の信号処理回路2a、2bは、各系列の画像信号に対してガンマ補正処理やAGC（自動利得制御）処理を施し、処理後の信号をスイッチ回路3へ出力する。スイッチ回路3は、2系列の画像信号を各入力端子に取り込み、これらを交互に選択して選択した画像信号を第3の信号処理回路4へ出力する。第3の信号処理回路4は、スイッチ回路3で選択された画像信号に対して、色分離処理やマトリクス演算等の処理を施し、輝度信号及び色差信号を含む画像信号を生成する。

【0005】

このような撮像装置では、第1及び第2の固体撮像素子からの2系列の画像信号を交互に選択し、選択された画像信号に対して順次信号処理を施していくことによって合成し、第1及び第2の画像信号が所定間隔毎に交互に配列された1系列の画像信号を得ている。

【0006】

【特許文献1】

特開昭64-62974号公報

【0007】

【発明が解決しようとする課題】

上述のような撮像装置においては、複数の撮像系列を備え、これら撮像系列の動作を交互に切り替えることが開示されている。近年では、こういった撮像装置を監視カメラシステムに適用し、例えば、明るい昼間に適した固体撮像素子及び暗い夜間に適した固体撮像素子の両方を搭載し、照度条件によって、それぞれを使い分けるといったものも考えられている。このような撮像装置を、監視カメラシステムに適用した場合、撮像装置が常時動作することが前提になると共に、各固体撮像素子の動作切り替えの間隔が、数時間単位といった具合に非常に長くなる。このような撮像装置において、例えば、動作電圧が常に両方の固体撮像素子

に供給されると、動作を停止している側の固体撮像素子や信号処理回路で電流リークが生じれば、動作を停止しているにも拘わらず、電力を消費することになる。このとき、電流リークが僅かな量であったとしても、撮像装置が長時間連続して動作するような場合には、無視できないものとなる。

【0008】

そこで、本願発明は、複数の固体撮像素子を用いた撮像装置において、効率的に動作電圧を供給し、消費電力を低減することのできる撮像装置の提供を目的とする。

【0009】

【課題を解決するための手段】

本願発明は、上述の課題に鑑みてなされたものであり、その特徴とするところは、第1の被写体映像に応答して発生する第1の情報電荷を複数の受光画素に蓄積する第1の固体撮像素子と、前記第1の固体撮像素子を駆動して第1の画像信号を得る第1の駆動回路と、第2の被写体映像に応答して発生する第2の情報電荷を複数の受光画素に蓄積する第2の固体撮像素子と、前記第2の固体撮像素子を駆動して第2の画像信号を得る第2の駆動回路と、前記第1及び第2の固体撮像素子の垂直走査及び水平走査のタイミングを決定するタイミング制御回路と、所定の電源電圧を前記第1及び第2の固体撮像素子へ選択的に供給する選択回路と、を備え、前記第1及び第2の固体撮像素子が時分割で動作し、動作状態にある固体撮像素子に対して前記電源電圧を供給することにある。

【0010】

本願発明によれば、第1及び第2の固体撮像素子のうち、動作状態にある、即ち、動作している側の固体撮像素子に対してのみ、動作電圧としての電源電圧が供給される。これにより、動作状態にはない、即ち、動作を停止している側の固体撮像素子には、電源電圧の供給が行われることがなく、不要な電力消費がなされることがない。

【0011】

【発明の実施の形態】

図1は、本願発明の撮像装置の構成を示すブロック図である。この図1におい

ては、撮像装置全体としてのシステム構成を示している。

【0012】

図1に示す撮像装置は、第1及び第2の固体撮像素子10a、10b、第1及び第2の駆動回路11a、11b、タイミング制御回路14、昇圧回路18、レギュレート回路19、選択回路20、出力選択回路21、アナログ処理回路21、A/D変換回路及びデジタル処理回路24を備える。

【0013】

第1の固体撮像素子10aは、例えば、フレーム転送型であり、撮像部、蓄積部、水平転送部及び出力部から構成される。撮像部は、複数の受光画素が行列配置され、第1の被写体映像に応答して発生する情報電荷を各受光画素に蓄積する。蓄積部は、複数の蓄積画素が行列配置され、撮像部から一括的に転送出力される1画面分の情報電荷を各蓄積画素に取り込んで一時的に蓄積する。水平転送部は、蓄積部から1行単位で転送出力される情報電荷を受け取って水平転送する。出力部は、水平転送部から転送出力される情報電荷を1画素単位で容量に蓄積し、電荷量に応じた電圧値に変換して出力する。

【0014】

第1の駆動回路11aは、第1の垂直ドライバ12a及び第1の水平ドライバ13aから構成される。この第1の駆動回路11aは、タイミング制御回路14からのタイミング信号に応答して複数の駆動クロックを生成し、これら駆動クロックを第1の固体撮像素子10aへ供給することによって、第1の固体撮像素子10aを駆動して第1の画像信号Y1(t)を取り出す。第1の垂直ドライバ12aは、フレーム転送クロック $\phi_a(f)$ 、垂直転送クロック $\phi_a(v)$ を生成して撮像部及び蓄積部へ供給し、第1の固体撮像素子10aを垂直転送駆動する。第1の水平ドライバ13aは、水平転送クロック $\phi_a(h)$ を生成して水平転送部へ供給し、第1の固体撮像素子10aを水平転送駆動する。また、第1の水平ドライバ13aは、リセットクロック $\phi_a(r)$ を生成して出力部へ供給し、出力部を駆動して1画素単位で第1の画像信号Y_a(t)を取り出す。

【0015】

第2の固体撮像素子10bは、第1の固体撮像素子10aと同様に、例えば、

フレーム転送型であり、撮像部、蓄積部、水平転送部及び出力部を有する。

【0016】

第2の駆動回路11bは、第1の駆動回路11aと同等の回路構成を有し、第2の垂直ドライバ12b及び第2の水平ドライバ13bを備え、第2の固体撮像素子10bを駆動して第2の画像信号Yb(t)を取り出す。

【0017】

タイミング制御回路14は、第1及び第2の駆動回路11a、11bへタイミング信号を供給し、第1及び第2の固体撮像素子10a、10bの垂直走査タイミング及び水平走査タイミングを決定する。このタイミング制御回路14は、一定周期の基準クロックCKをカウントするカウンタ15と、このカウンタの出力をデコードするデコーダ16とから構成され、デコーダ16の設定値を変更することで様々なタイミング信号を複数生成することができる。また、タイミング制御回路14は、第1及び第2の駆動回路11a、11bの回路にもタイミング信号を供給しており、各回路の動作が第1及び第2の固体撮像素子10a、10bの動作タイミングに同期するようにしている。

【0018】

レジスタ17は、複数パターンの撮像モードのそれぞれに対応付けられた複数の設定データを格納し、外部から与えられる撮像モード切り替え信号MODEを受けて、これによって指定される撮像モードに対応した設定データをタイミング制御回路14へ出力する。このレジスタ17に格納される複数の設定データに対応付けられる撮像モードとしては、例えば、第1及び第2の固体撮像素子10a、10bの何れか一方だけを動作させるといったものや、1画面、或いは、複数画面単位で第1及び第2の固体撮像素子10a、10bの動作を切り替えるといったものがある。そして、これらの撮像モードに対応した設定データがタイミング制御回路14へ供給されることにより、各タイミング信号が、指定された撮像モードに合わせて変更される。例えば、撮像モードとして、第1及び第2の固体撮像素子10a、10bを1画面単位で交互に動作させるように指定された場合、タイミング制御回路14からは、動作させる側の固体撮像素子に対応する駆動回路のみにタイミング信号を供給し、もう一方の駆動回路に対するタイミング信

号の供給を停止する。この後、動作させた固体撮像素子から1画面分の画像信号の取得が完了すると、タイミング信号を供給する側の駆動回路を切り替え、もう一方の固体撮像素子を動作させる。

【0019】

昇圧回路18は、第1及び第2の固体撮像素子10a、10bに対して、共通に設けられ、例えば、バッテリ（図示せず）から供給される電源電圧を昇圧クロックCVに応答して昇圧し、昇圧電圧を生成して第1及び第2の駆動回路11a、11bへ出力する。この昇圧回路18では、その内部に、取り込んだ電圧を正側に昇圧する正側昇圧回路と、負側に昇圧する負側昇圧回路とを有し、正側昇圧回路で生成する昇圧電圧 V_{OH} を選択回路20へ、負側昇圧回路で生成する昇圧電圧 V_{OL} を第1及び第2の垂直ドライバ12a、12bへそれぞれ出力する。

【0020】

レギュレート回路19は、第1及び第2の固体撮像素子10a、10bに対して共通に設けられ、例えば、バッテリから供給される電源電圧を取り込んで所定の調整電圧 V_K を生成し、第1及び第2の水平ドライバ13a、13bへ出力する。このレギュレート回路19では、供給される電源電圧を抵抗分割した分圧電圧と所定の基準電圧とを比較器にて比較し、比較器の出力に基づいて調整電圧 V_K を生成するようにしている。レギュレート回路19では、次段の水平ドライバ13a、13bの動作電圧に合わせて調整電圧の電圧値が設定されており、バッテリからの電源電圧を調整電圧 V_K にまで降圧するような形で出力の調整がなされる。

【0021】

選択回路20は、昇圧回路18からの昇圧電圧 V_{OH} を取り込むと共に、選択信号SELに応答して、昇圧電圧 V_{OH} を第1及び第2の固体撮像素子10a、10bへ選択的に出力する。この選択回路20に供給される選択信号SELは、タイミング制御回路14で撮像モードに応じて生成されるものであり、したがって、第1及び第2の固体撮像素子10a、10bの動作タイミングに同期して昇圧電圧 V_{OH} が第1及び第2の固体撮像素子10a、10bの何れかに供給される。例えば、第1の固体撮像素子10aだけが動作する場合には、昇圧電圧 V_{OH} を第1

の固体撮像素子10aだけに供給し、第2の固体撮像素子10bへの昇圧電圧V_{OH}の供給を遮断する。

【0022】

出力選択回路21は、第1及び第2の画像信号Y_a(t)、Y_b(t)を取り込み、第1及び第2の固体撮像素子10a、10bの動作タイミングに同期して第1及び第2の画像信号Y_a(t)、Y_b(t)の何れか一方を選択して画像信号Y(t)として出力する。

【0023】

アナログ処理回路22は、出力選択回路21で選択された画像信号Y(t)に対し、CDSやAGC等のアナログ信号処理を施す。CDSでは、リセットレベルと信号レベルを交互に繰り返す画像信号Y(t)に対し、リセットレベルをクランプした後に信号レベルを取り出すようにして、信号レベルの連続する画像信号を生成する。また、AGCでは、CDSで取り出された画像信号を1画面、或いは、1垂直走査期間単位で積分し、その積分値が所定の範囲内に収まるようにゲイン調整を行う。

【0024】

A/D変換回路23は、アナログ信号処理の施された画像信号Y'(t)を取り込んで規格化し、アナログ信号からデジタル信号に変換して画像データY(n)として出力する。

【0025】

デジタル処理回路24は、A/D変換回路23から出力される画像データY(n)に対して、色分離、マトリクス演算等のデジタル信号処理を施し、輝度信号及び色差信号を含む画像データY'(n)を生成する。また、デジタル処理回路24は、露光制御回路やホワイトバランス制御回路を有し、第1及び第2の固体撮像素子10a、10bの露光状態を制御する露光制御、画像信号Y(t)のホワイトバランスを制御するホワイトバランス制御を行う。

【0026】

図2は、第1及び第2の固体撮像素子10a、10bの、水平転送部、出力部の構成を示すと共に、選択回路20及び出力選択回路21の構成を示す図である

。尚、この図において、図1と同一のものについては、同じ符号が付してある。

【0027】

第1の固体撮像素子10aでは、第1のシリコン基板30a上に複数の転送電極31a、32aが絶縁膜35aを介して多層配置され、水平転送部が構成される。この水平転送部は、各転送電極31a、32aに印加される水平転送クロック ϕ_{h1} 、 ϕ_{h2} に従って転送電極下に形成されるチャネル領域内を情報電荷が転送される。水平転送部の出力側には、第1の出力ゲート電圧 V_{OG} が印加される第1の出力ゲート電極33aが配置され、この第1の出力ゲート電極33aに隣接するように出力部が形成される。出力部の第1のシリコン基板30aの表面領域には、第1のフローティングディフュージョン（第1の容量）36aが形成される。この第1のフローティングディフュージョン36aには、水平転送部から転送出力される情報電荷が一時的に蓄積される。第1のフローティングディフュージョン36aは、第1の出力アンプ40aの入力端子に接続され、これにより、情報電荷の蓄積電荷量に応じた第1のフローティングディフュージョン36aの電位変化が第1の出力アンプ40aによって取り出される。第1のフローティングディフュージョン36aから一定距離を隔てた第1のシリコン基板30aの表面領域には、ドレイン電圧 V_{RD} が印加される第1のリセットドレイン37aが形成される。第1のフローティングディフュージョン36a及び第1のリセットドレイン37aは、共にN型の不純物を第1のシリコン基板30aの表面領域に高濃度に注入して形成される。そして、第1のフローティングディフュージョン36aと第1のリセットドレイン37aとの間の領域には、リセットクロック ϕ_r が印加されるリセット電極34aが形成され、これにより、リセットトランジスタが構成される。このリセットトランジスタは、リセットクロック ϕ_r に応答して第1のフローティングディフュージョン36aと第1のリセットドレイン37aとの間を導通し、第1のフローティングディフュージョン36aに蓄積される情報電荷を第1のリセットドレイン37aへ排出する。

【0028】

第1の出力アンプ40aは、例えば、2段のソースフォロア回路41a、42aから構成され、1段目のソースフォロア回路41aの入力側に第1のフローテ

イングディフュージョン36aの電位変動を受ける。この第1の出力アンプ40aは、選択回路20を介して供給される昇圧電圧V_{OH}を受けて動作し、入力側に受ける第1のフローティングディフュージョン36aの電位変動をインピーダンス変換して出力信号を得る。各ソースフォロア回路41a、42aは、昇圧電圧V_{OH}を受ける電源端子と接地点との間に、2つのMOSトランジスタが直列に接続され、電源端子側のMOSトランジスタのゲートを入力とともに、直列接続される2つのMOSトランジスタの接続点を出力とする。また、各ソースフォロア回路41a、42aは、接地側のMOSトランジスタのゲートに与えられる制御電圧V_Cに応じて利得が設定される。この第1の出力アンプ40aからは、第1のフローティングディフュージョン36aの電位電動に応じて出力する第1の画像信号Y_a(t)が出力される。

【0029】

第2の固体撮像素子10bは、第2のフローティングディフュージョン36b、第2のリセットドレイン37b及び第2の出力アンプ40bを有する。この第2の固体撮像素子10bは、第1の固体撮像素子10aと同等の構造を有しており、ここでは、その説明を割愛する。

【0030】

選択回路20は、第1及び第2のNANDゲート60、61、第1及び第2のバッファ63、64及びインバータ62から構成される。第1及び第2のNANDゲート60、61は、クロスカップリング接続され、第1のNANDゲート60の出力が第2のNANDゲート61の一方の入力に印加されると共に、第2のNANDゲート61の出力が第1のNANDゲート60の一方の入力に印加される。第2のNANDゲート61の他方の入力端子には、タイミング制御回路14からの選択信号SELが印加され、第2のNANDゲート61からは、選択信号SELと第1のNANDゲート60の出力との論理積出力が第1のバッファ63へ出力される。一方、第1のNANDゲート60の他方の入力端子には、選択信号SELをインバータ62によって反転した反転信号が印加され、第1のNANDゲート60からは、反転信号と第2のNANDゲート61の出力との論理積出力が第2のバッファ64へ出力される。また、各NANDゲート60、61は、

昇圧電圧 V_{OH} を受ける電源端子と接地点との間に接続される複数のMOSトランジスタによって構成され、選択信号SELのレベルに応じて、昇圧電圧 V_{OH} 及び接地電圧 V_G の何れか一方を出力すると共に、この出力をクロスカップリング接続によって保持する。

【0031】

出力選択回路21は、第1及び第2のトランジスタ50a、50b、抵抗素子51から構成される。第1及び第2のトランジスタ50a、50bは、それぞれ第1及び第2の固体撮像素子10a、10bに対応して設けられ、第1のトランジスタ50aと抵抗素子51とで第1の入力経路を構成すると共に、第2のトランジスタ50bと抵抗素子51とで第2の入力経路を構成する。第1及び第2のトランジスタ50a、50bは、例えば、バイポーラトランジスタから構成され、ベース端子に第1及び第2の出力アンプ40a、40bの出力を受ける。したがって、出力選択回路52では、第1及び第2のトランジスタ50a、50bのうち、動作中の固体撮像素子の出力を受けるトランジスタだけが活性化し、これによって、動作中の固体撮像素子の出力が次段の回路へ出力される。

【0032】

図3は、図2の動作を説明するタイミング図である。この図3には、選択信号SEL、第1及び第2の出力アンプ40a、40bへの供給電圧 V_{D1} 、 V_{D2} を示している。この図においては、例えば、タイミング $t_0 \sim t_1$ が第1の固体撮像素子10aの動作期間であると共に、タイミング t_3 以降が第2の固体撮像素子10bの動作期間であり、タイミング $t_1 \sim t_3$ が第1の固体撮像素子10aから第2の固体撮像素子10bへの動作切り替えの移行期間であるとする。

【0033】

タイミング $t_0 \sim t_1$ において、選択信号SELがHレベルに立ち上がっていると、選択回路20では、第1のNANDゲート60の出力がHレベル（昇圧電圧 V_{OH} ）となると共に、第2のNANDゲート61の出力がLレベル（接地電圧 V_{GND} ）となる。この結果、第1の出力アンプ40a及び第1のトランジスタ50aに対して昇圧電圧 V_{OH} が供給されると共に、第2の出力アンプ40b及び第2のトランジスタ50bに対して接地電圧 V_{GND} が供給され、動作中の固体撮像素子

子のみに電源が供給される。

【0034】

タイミング t_1 において、選択信号 SEL が L レベルに立ち下がると、選択回路 20 では、第 1 の NAND ゲート 60 の出力が L レベル（接地電圧 V_{GND} ）に立ち下がると共に、第 2 の NAND ゲート 61 の出力が H レベル（昇圧電圧 V_{OH} ）に立ち上がる。このとき、第 1 の NAND ゲート 60 では、選択信号 SEL の立ち下がったタイミング t_1 に対して、第 1 の NAND ゲート 60 自身の遅延時間分だけ遅れたタイミング t_2 で出力が切り替わる。また、第 2 の NAND ゲート 61 では、第 1 の NAND ゲート 60 の出力が切り替わったタイミング t_2 に対して、第 2 の NAND ゲート自身の遅延時間分だけ遅れたタイミング t_3 で出力が切り替わる。この結果、第 2 の出力アンプ 40b 及び第 2 のトランジスタ 50b へ昇圧電圧 V_{OH} を供給する期間のうち、第 1 の NAND ゲート 60 の遅延時間分が第 1 の出力アンプ 40a 及び第 1 のトランジスタ 50a へ昇圧電圧 V_{OH} を供給する期間にオーバーラップする。

【0035】

このように、電源供給の切り替えの際に、一定の移行期間を設けることで、安定した画像信号を得ることができる。例えば、第 1 及び第 2 の固体撮像素子 10a、10b への電源供給を瞬間に切り替えると、今まで停止していた固体撮像素子において、DC レベルが立ち上がっていなかった状態で動作が移行されるため、切り替え直後の信号が不安定となり、正しく画像信号を取り出すことができないことがある。そこで、移行期間を設けて、固体撮像素子の DC レベルが十分に安定してから画像信号を取り出すようにすることで、電源供給の切り替えの直後であっても、安定した画像信号を得ることができる。

【0036】

そして、タイミング t_3 において、第 2 の NAND ゲート 61 の出力が L レベルに立ち下がると、これ以降は、第 2 の出力アンプ 40b 及び第 2 のトランジスタ 50b に昇圧電圧 V_{OH} が供給されると共に、第 1 の出力アンプ 40a 及び第 1 のトランジスタ 50a に接地電圧 V_{GND} が供給され、第 2 の固体撮像素子 10b のみに電源が供給される。

【0037】

このように、第1及び第2の固体撮像素子10a、10bの動作切り替えに同期して、第1及び第2の固体撮像素子10a、10bへの電源供給を切り替えることによって、第1及び第2の固体撮像素子10a、10bへ効率的に電源を供給することができる。即ち、動作している側の固体撮像素子に対してのみ、電源が供給されると共に、動作を停止している側の固体撮像素子には、電源が供給されることはない。したがって、停止中の固体撮像素子にて不要な電力が消費されるのを防止することができ、撮像装置としての消費電力量を低減させることができる。尚、第1及び第2の駆動回路11a、11bに対しては、常時、昇圧回路18からの昇圧電圧V_{OL}が供給されているが、第1及び第2の駆動回路11a、11bは、タイミング制御回路14からのタイミング信号が供給されない限り、動作することができないため、たとえ昇圧電圧が供給されていたとしても、停止している側の固体撮像素子に対応する駆動回路で電力が消費されることはない。

【0038】

以上図1乃至図3を参照して本願発明の実施携帯を説明した。本実施携帯においては、選択回路20及び出力選択回路21へ昇圧電圧V_{OH}が電源電圧として供給される構成としたが、これに限られるものではない。第1及び第2の固体撮像素子10a、10bがバッテリから供給される電源電圧で動作するならば、この電源電圧を選択回路20及び出力選択回路21へ供給する構成としても良い。

【0039】

また、固体撮像素子のタイプとして、フレーム転送型を例示したが、これに限られるものではなく、他の転送型のインターライン型やフレームインターライン型の固体撮像素子を用いた撮像装置であっても十分に適用可能である。

【0040】**【発明の効果】**

本願発明によれば、複数の固体撮像素子を用いた撮像装置において、複数の固体撮像素子に対して効率的に電源を供給することができ、低消費電力化を図ることができる。

【図面の簡単な説明】

【図1】

本願発明の実施形態を示すブロック図である。

【図2】

固体撮像素子の出力部の構成及び選択回路20、出力選択回路21の回路構成を示す図である。

【図3】

図2の動作を説明するタイミング図である。

【図4】

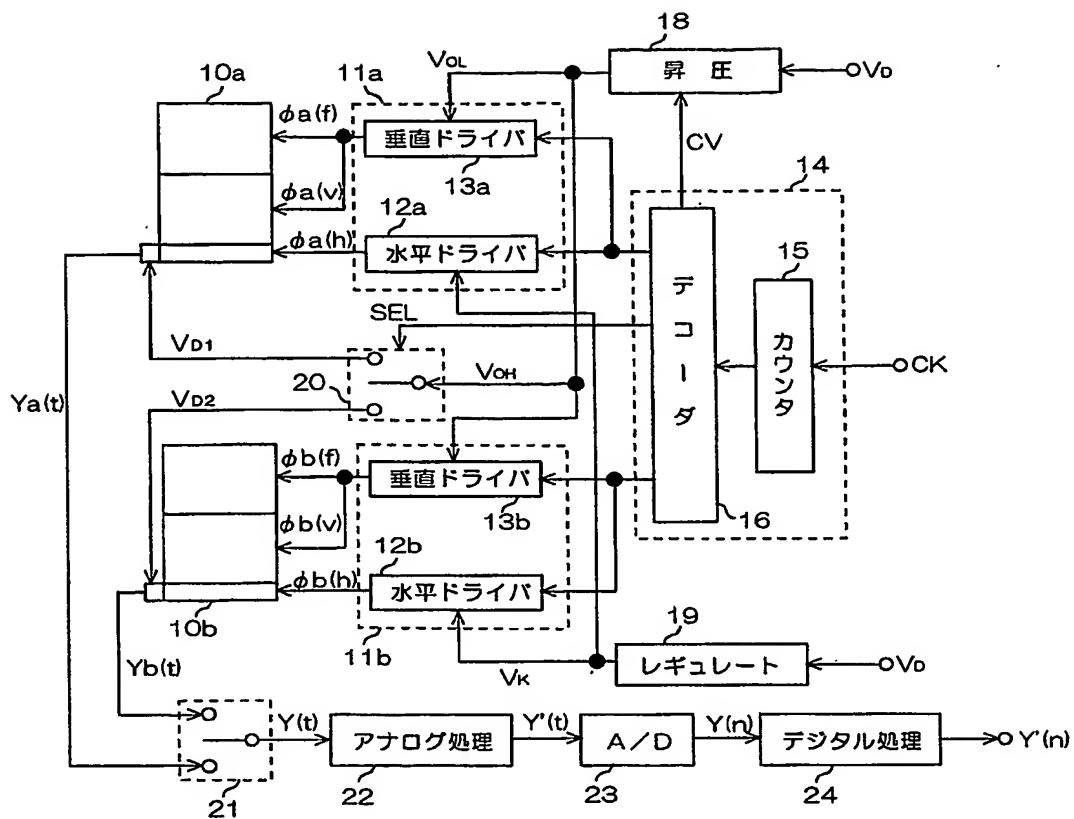
従来の撮像装置の概略構成を示すブロック図である。

【符号の説明】

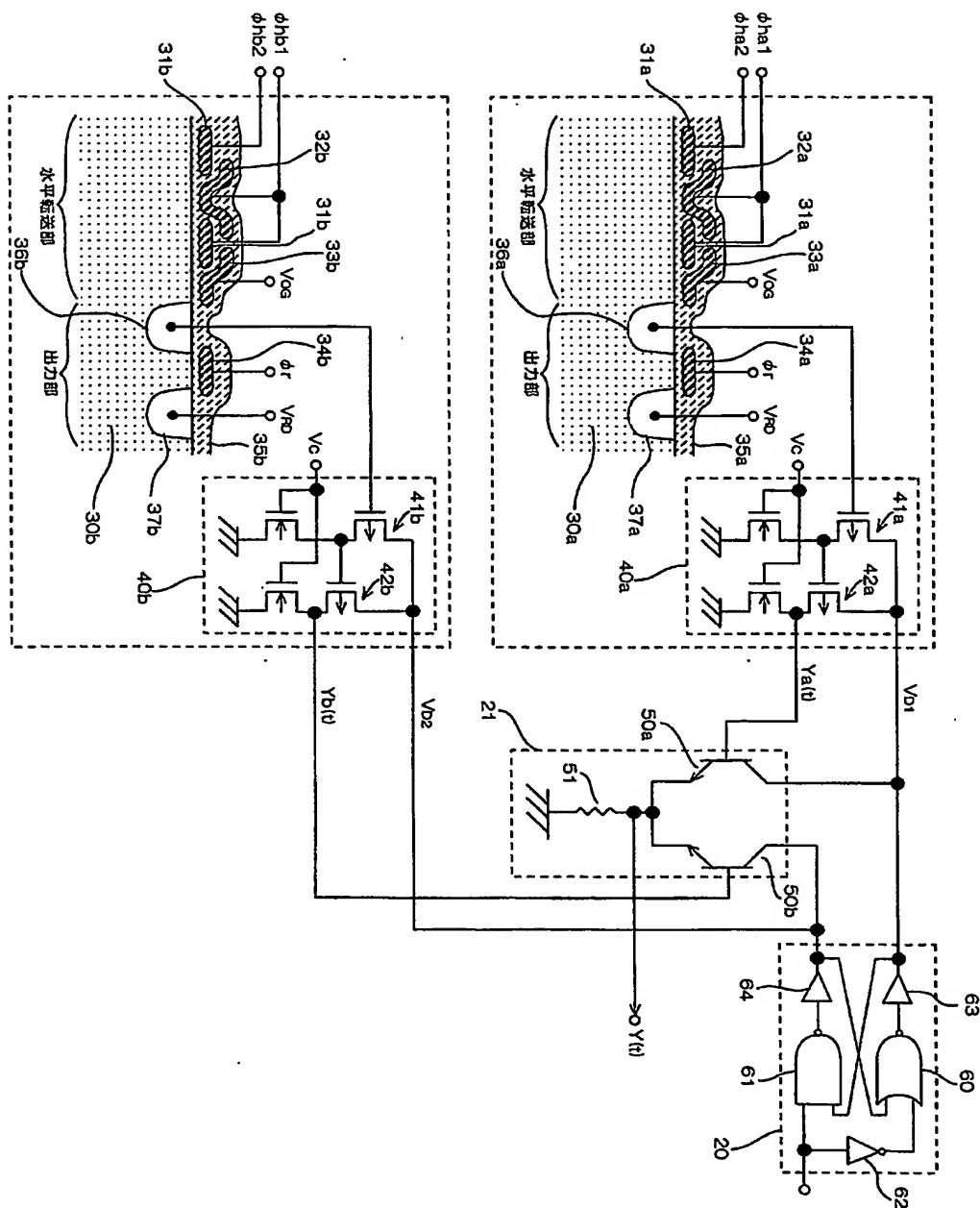
1 a、10 a…第1の固体撮像素子、2 a、11 a…第1の駆動回路、1 b、10 b…第2の固体撮像素子、2 b、11 b…第2の駆動回路、14…タイミング制御回路、18…昇圧回路、19…レギュレート回路、20…選択回路、21…出力選択回路、22…アナログ処理回路、23…A/D変換回路、24…デジタル処理回路、30 a…第1のシリコン基板、31 a、32 a…転送電極、33 a…第1の出力ゲート電極、34 a…第1のリセット電極、35 a…絶縁膜、36 a…第1のフローティングディフュージョン、37 a…リセットドレイン、40 a…第1の出力アンプ、30 b…第2のシリコン基板、31 b、32 b…転送電極、33 b…第2の出力ゲート電極、34 a…第2のリセット電極、35 b…絶縁膜、36 b…第2のフローティングディフュージョン、37 b…リセットドレイン、40 b…第2の出力アンプ、60…第1のNANDゲート、61…第2のNANDゲート、63、64…バッファ、62…インバータ

【書類名】 図面

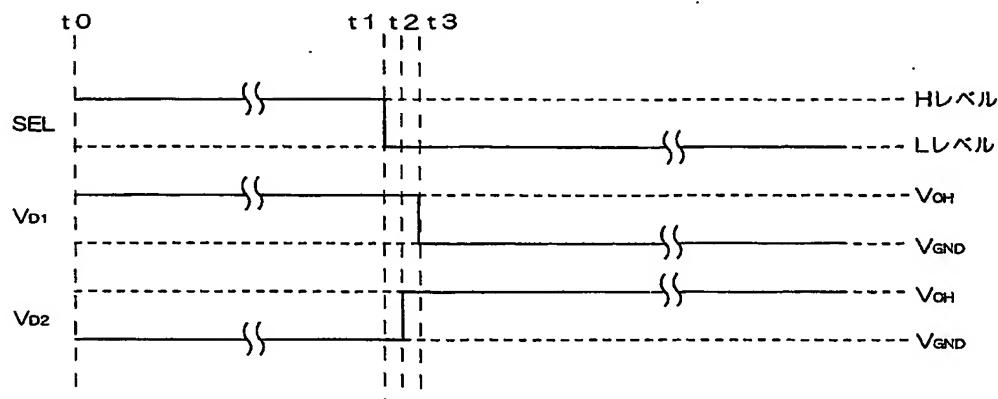
【図1】



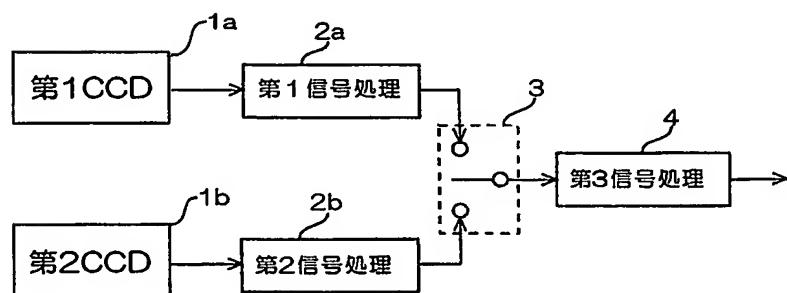
【図 2】



【図3】



【図4】



【書類名】 要約書

【要約】

【課題】 複数の固体撮像素子に対して、効率的に電源を供給する。

【解決手段】 第1の固体撮像素子10aは、第1の被写体映像に応答して発生する第1の情報電荷を複数の受光画素に蓄積する。第1の駆動回路11aは、第1の固体撮像素子10aを駆動して第1の画像信号Y_a(t)を得る。第2の固体撮像素子10bは、第2の被写体映像に応答して発生する第2の情報電荷を複数の受光画素に蓄積する。第2の駆動回路11bは、第2の固体撮像素子10bを駆動して第2の画像信号Y_b(t)を得る。選択回路20は、第1及び第2の固体撮像素子10a、10bの動作タイミングに同期して所定の電源電圧V_{OH}を選択的に供給する。

【選択図】 図1

特願 2002-342659

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社